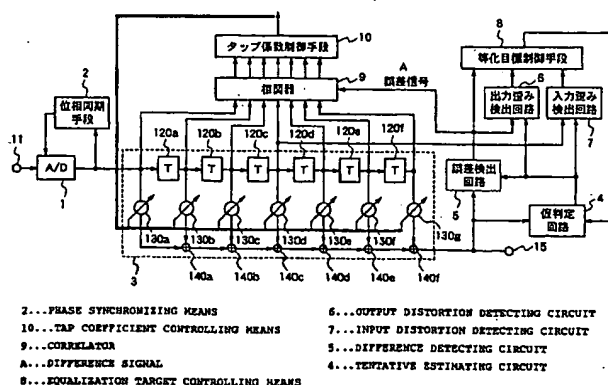




(51) 国際特許分類7 G11B 20/10	A1	(11) 国際公開番号 WO00/46802
		(43) 国際公開日 2000年8月10日(10.08.00)
(21) 国際出願番号 PCT/JP00/00544	(81) 指定国 CN, ID, KR, SG, US	
(22) 国際出願日 2000年2月1日(01.02.00)	添付公開書類 国際調査報告書	
(30) 優先権データ 特願平11/25423 1999年2月2日(02.02.99)	JP	
(71) 出願人 (米国を除くすべての指定国について) 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP] 〒571-8501 大阪府門真市大字門真1006番地 Osaka, (JP)		
(72) 発明者 ; および		
(75) 発明者 / 出願人 (米国についてのみ) 岡本敏典(OKAMOTO, Toshinori)[JP/JP] 〒793-0035 愛媛県西条市福武甲200 西寿寮217号 Ehime, (JP) 小倉洋一(OGURA, Yoichi)[JP/JP] 〒793-0027 愛媛県西条市朔日市789-2 マルイポインセチア102号 Ehime, (JP)		
(74) 代理人 弁理士 早瀬憲一(HAYASE, Kenichi) 〒564-0053 大阪府吹田市江の木町17番1号 江坂全日空ビル8階 早瀬特許事務所 Osaka, (JP)		

(54)Title: ADAPTIVE EQUALIZING CIRCUIT

(54)発明の名称 適応等化回路



(57) Abstract

High-order partial response is equalized so that the equalization difference of an input signal having nonlinear distortion is a minimum so as to improve the characteristics of a reproduced signal. An input signal is subjected to high-order partial response equalization by a transversal filter (3), a tentative estimation value of an equalization target value is estimated by a tentative estimating circuit (4), the difference between the tentative estimation value and the input signal is detected by a difference detecting circuit (5), the difference between the tentative estimation value and the output signal of an analog-digital converter (1) is detected by an input distortion detecting circuit (7), the difference outputted from the difference detecting circuit (5) is monitored by an output distortion detecting circuit (6), the equalization target value is controlled by equalization target controlling means (8) so that the equalization difference is a minimum, and a tap coefficient is controlled by tap coefficient controlling means (10).

(57)要約

非線形歪みを有する入力信号の等化誤差が最小となるように高次パーシャルレスポンス等化を行い、再生信号の特性を向上させる。

入力信号をトランスバーサルフィルタ 3 を用い非線形歪み波形に適應する高次パーシャルレスポンス等化し、仮判定回路 4 により等化目標値の仮判定値を推定し、誤差検出回路 5 により仮判定値と前記入力信号の誤差を検出し、入力歪み検出回路 7 により仮判定値とアナログデジタル変換器 1 の出力信号との誤差を検出し、出力歪み検出回路 6 により、前記誤差検出回路 5 の出力する誤差を監視し、等化目標制御手段 8 により等化誤差が最小になるように等化目標値を制御し、タップ係数制御手段 10 によりタップ係数を制御するようにした。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BY	ベラルーシ	GW	ギニア・ビサオ		共和国	TT	トリニダード・トバゴ
CA	カナダ	HR	クロアチア	ML	マリ	TZ	タンザニア
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボアール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	MZ	モザンビーク	VN	ヴェトナム
CN	中国	IS	アイスランド	NE	ニジェール	YU	ユーゴスラヴィア
CR	コスタ・リカ	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CU	キューバ	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CY	キプロス	KE	ケニア	NZ	ニュージーランド		
CZ	チェッコ	KG	キルギスタン	PL	ポーランド		
DE	ドイツ	KP	北朝鮮	PT	ポルトガル		
DK	デンマーク	KR	韓国	RO	ルーマニア		

明 細 書

適応等化回路

5 技術分野

本発明は、デジタル回路により実現された適応等化回路に関し、特に、非線形信号を等化するのに適し、高密度で記録がなされた記録媒体から信号を再生する際に、非線形歪みを有する再生信号の等化誤差が最小となるように高次パーシャルレスポンス等化を行い、再生信号の特性を向上させるようにしたものに関する。

10

背景技術

記録媒体に対する記録再生装置では、非線形歪みを有する波形に対し、非線形歪みを検出し、等化器により補正を行って除去する方式や最尤復号のスライスレベルを操作する方式により、非線形歪みの影響を受けないようにしてデータの再生を行っている。

15

即ち、記録再生装置においては、再生信号が非線形歪みを有する波形では、再生された信号から波形歪みを推定して等化器の特性を決定するという適応等化の方法がとられている。これは、等化処理後のレベルと再生信号が本来あるべきレベルとの2乗誤差が最小となるようにフィルタ係数を最適化しているものである。

20

また、記録媒体の記録再生における再生信号の等化では、再生信号特性の高帯域成分での強調を抑え、雑音によるエラーレートの増加を防ぐために、パーシャルレスポンス等化が用いられる。

25

このパーシャルレスポンス等化とは、信号中の符号間干渉量を適当に操作することによって擬似的に多値の判定を行い、その代わりに信号電力を周波数について制限する方式をいう。

即ち、等化を行おうとする信号とこれを遅延した信号を重畳することにより、多値のレベルを現れやすくし、これをビタビ復号器等で確率計算を行うことにより復号を行うものであり、これにより、信号の高域成分を使用することなく、信

号のレベルを検出しやすくしている。

このようなパーシャルレスポンス等化を行う従来の等化器では、例えば光磁気記録媒体の記録ピットの端部に相当する部分あるいは垂直磁化の向きの反転部に相当する部分の再生信号が等化器に入力された場合に、それを等化目標値へ等化
5 する特性をもつ。このため、波形振幅の符号が連続する部分では、その両端部を除き、等化目標値への等化を強制することは行なわず、再生信号が含んでいる高い周波数成分を不必要なまでに強調することが回避されるため、等化器の入力信号に含まれるノイズが等化器の出力信号へ伝達するのを抑えることができる。

また、再生信号の特性に変動がある場合には、等化器特性を適応制御すれば等
10 化器の出力信号のSN比を保つことができる。

この等化器は、光ディスクの再生波形において、符号反転区間に対する等化器出力のみを等化器のタップ係数の制御を行う信号として使用し、等化出力に対してパーシャルレスポンス等化となるようにタップ係数を適応制御している。

このような従来の等化器の構成の一例を第2図に示す。

15 第2図の適応型等化器は、例えば特開平8-153370号公報に示されたものであり、再生信号のピット端部あるいは垂直磁気記録における磁化の向きの反転部に相当する位置を検出し、その位置では既定の基準振幅 $\{-1, 0, +1\}$ への等化を行う。それ以外の位置に相当する基準振幅は定めない。

この等化器は、基準振幅として“-1”，“0”，“+1”の3値をもつものである。
20 同図において、27は波形等化すべき信号を入力するための入力端子、12a，12b，12cはこの順で互いに直列に接続されそれぞれの入力信号を1単位時間Tずつ遅延を行う遅延手段であり、遅延手段12aは入力端子27からの信号が入力されるものである。また、25a，25b，25cはそれぞれこの遅延手段12a，12b，12cの出力信号と後述するスイッチ24の出力信号と
25 の相関をとる相関器、26a，26b，26cはそれぞれ相関器25a，25b，25cの出力信号を積分する積分器である。

また、20はトランスバーサル型等化回路であり、このトランスバーサル型等化回路20において、12d，12eはこの順で互いに直列に接続されそれぞれ

の入力信号を1単位時間Tずつ遅延を行う遅延手段であり、遅延手段12dは入力端子27からの信号が入力されるものである。また、16a、16b、16cはそれぞれ積分器26a、26b、26cの出力信号を制御入力とし遅延手段12dの入力信号、遅延手段12dの出力信号、遅延手段12eの出力信号を入力とする乗算器としてのバッファ、14aはバッファ16a、16bの出力信号を加算する加算器、14bは加算器14aおよびバッファ16cの出力信号を加算する加算器である。

また、28は加算器14bの出力信号、すなわちこの適応型等化器により波形等化された信号を出力するための出力端子、21は出力端子28の信号Rを三値判定するための三値判定回路、22はこの三値判定回路21の出力信号に基づき基準振幅を有する信号Dを発生する基準振幅発生回路、17はこの基準振幅発生回路22の出力信号Dから出力端子28の信号Rを差し引く減算器、29はこの減算器17から出力された誤差信号E1を1単位時間T分遅延を行う遅延手段、24はこの遅延手段29の出力を切断し、誤差信号E2を生成してこれを相関器15 25a、25b、25cに出力するスイッチ、23は三値判定回路21の出力に基づきスイッチ24を制御するための選択信号Sを出力する誤差信号選択回路である。

次に動作について説明する。トランスバーサル型等化回路20の出力信号Rから三値判定回路21によって3値判定された信号は、基準振幅発生回路22によって、基準振幅をもつ3値信号Dに変換される。出力信号Rは3値信号Dとともに減算器17に入力され、出力誤差信号E1が取り出される。

誤差信号選択回路23は、3値判定回路21の出力信号から有効な誤差信号の出力されているタイミングを抽出し、選択信号Sを出力する。スイッチ24は選択信号Sによって動作し、有効な誤差信号のみを参照誤差信号E2として相関器25 25に送るように働く。選択信号Sがアクティブとなった場合にはスイッチ24が閉成し、相関器の入力E2はE1に等しくなる。その結果、トランスバーサル型等化回路20のタップ係数は参照誤差信号E2と入力端子27からの入力信号の相関によって適応制御される。

一方、選択信号Sが非アクティブの場合にはスイッチ24が開放とされ、各相関器25に入力される参照誤差信号E2が“0”となるためにトランスバーサル型等化回路20における乗算器16のタップ係数の値は変化しない。

3値判定回路21の出力信号は2個あり、仮りにこれらをT1、T2とする。

- 5 3値判定回路21の出力信号T1、T2はその入力Rのレベルに応じてT1、T2ともに非アクティブ、T1のみアクティブ、およびT1、T2ともにアクティブ、の3通りの状態を取り得る。基準振幅発生回路22は、3値判定回路の出力信号T1、T2の各状態に応じて基準となる振幅となる3値信号Dを発生する。

- 10 誤差信号選択回路23では、誤差信号E1を参照誤差信号E2として使用するか否かが判定される。3値判定回路21の出力信号T1が3回以上連続して非アクティブとなっている場合、あるいは3値判定回路21の出力信号T2が3回以上連続してアクティブとなっている場合には、誤差信号E1を参照誤差から除外するためにスイッチ24の選択信号Sが非アクティブとなる。

- 15 この構成では、誤差信号選択回路23に単位時間Tの時間遅れがあるため、第2図において減算器17とスイッチ24との間に遅延手段29が必要となる。また、これに伴い、相関器25に入力される等化器入力信号の遅延量も時間Tだけ多くなる。

- 20 例として、高記録密度化に伴う再生信号振幅の低下が生じている場合での光記録において、記録ピットの端部に対してだけ、等化器出力値とPR(1, 1)（これはパーシャルレスポンス処理を行うに際し、元の信号およびこれを1単位時間遅延した信号に対しそれぞれ“1”の重み付けを行うことを意味する）の3個の等化目標値{-1, 0, +1}のいずれかとの差の2乗が最小になるよう、等化器特性を適応制御した結果得られた等化特性を考える。

- 25 この場合、等化器の等化目標値は3値であるが、等化器出力には等化目標値以外に、それらよりも大きなレベルに更に2個の値が現れ、等化器出力は合計5値の等化目標値に集中して分布する。

また、別の例として、等化目標値を{±1}に定め、記録ピットの端部に対してだけ2値との差が最小になるよう等化器特性を適応制御した場合には、等化器

出力には2値とは別に更に2個の値が集中的に現れ、基準振幅は4値となる。

このように、再生信号を、パーシャルレスポンス特性の基準振幅とはかならずしも同一でない5値または4値の基準振幅に等化させるため、低次のパーシャルレスポンス方式を用いてはいるが、実際は高次のパーシャルレスポンス方式を用

5 いているように等化を行っている。このため、一般のPR(1, 1)等化器に比べて再生信号の高域成分のゲインを低下させている。このような周波数特性により、高密度記録時において低域に偏った再生信号電力を効率よく抽出し、高域のノイズを強調することなく除去することが可能となるため、等化器出力のエラーレートが改善される。

10 そして、その後に続く等化器出力を入力信号とするビタビ復号器等の最尤復号器で、等化器出力を基準振幅に用いてスライスレベルを操作する方式により、エラーレートの向上を図り、記録データを復元する。

さて、トランスバーサルフィルタによる等化は、本来線形歪みの除去を目的としているため、線形歪みのみで構成される波形歪みはトランスバーサルフィルタ

15 による等化により、再生信号から効果的に取り除かれる。しかしながら、信号波形によっては、波形歪みを効果的に取り除くことが困難な場合が存在する。

例えば第6図に示した磁気記録の再生波形60のように、再生波形に非対称性、いわゆるアシンメトリが存在するものがこれに該当し、このような再生波形では、再生波形の上向きの部分が記録ピット61に相当し、下向きの部分が非記録ピット

20 61に相当する。これを磁気ヘッドで再生すると、記録ピット61長および記録ピット61の間隔が大きい場合には、再生信号の波形が飽和レベルに達する振幅レベルであるのに対し、記録ピット61長および記録ピット61の間隔が小さい場合には、再生信号の波形の振幅レベルが、飽和レベル62よりも小さな値になるために、記録再生において再生信号が非線形歪みを生じる。

25 また、第7図のように高密度記録での光ディスクの記録を行う場合には、レーザー光70により記録ピット75を連続して形成する。そのときに、記録ピット75内で、レーザー光70の照射する時間が長い部分と短い部分が存在するため、記録ピット75内の領域が一様なレベルに記録されず、このため、ピット領域内

で、部分的に記録信号レベルの大きさにむらが生じる。

この記録信号をレーザー光 70 により再生すると、記録信号レベルのむら 74 の部分で再生波形に非線形歪みを有する。この非線形歪みを有する波形に含まれている非線形歪み成分は、トランスバーサルフィルタによる等化では、取り除く
5 ことができない。そのため、波形等化を行うと等化がうまくいかないため、エラーレートが増大する。

このように、記録再生装置の再生では、前記の理由から記録密度が高くなると、再生信号が非線形歪みを生じてしまう。また、再生信号にノイズが加わるために、振幅が低下した再生信号から記録データのレベルの判定をすると誤った結果を生
10 じるために、エラーレートが著しく増大する。

一般に、等化器は、信号遅延、加算器、乗算器といった構成要素から成り立っているため、非線形歪みを有する信号に対して等化を行う場合には、その非線形歪成分を取り除くことができず、このため、非線形特性による影響から、等化器の出力と等化目標値との誤差が変動し、等化能力が低下し、等化目標値からの波
15 形のずれが増加してしまい、信号波形を等化目標値に等化することが難しい。

また、等化器で、高密度記録媒体からの再生信号に対しパースシャルレスポンス等化を行うと、再生信号の高調波成分を強調するため、再生信号に含まれている振幅の低い高帯域特性のノイズを増幅させてしまい、等化後の信号を劣化させてしまうため、等化器出力の信号が、誤った信号を含んでしまうおそれがある。

20 さらに、従来のパースシャルレスポンス等化を行う等化器は、高密度記録時での非線形歪みを有する再生信号に対し、低次のパースシャルレスポンス等化を用いて等化を行っているが、PR (1, 1) の例では、等化目標値として “-1”, “0”, “+1” といった固定値が用いられているため、等化目標値を波形等化に適した等化目標値に再設定することが困難なため、再生波形の適応等化をより高精度に
25 行うことは難しい。

本発明は上記のような従来のものの問題点に鑑みてなされたもので、その目的は、精度の高い適応等化を行い、エラーレートの向上を図ることができる、非線形信号に適した適応等化回路を得ることにある。

発明の開示

- 前記課題を解決するために、本願の請求の範囲第1項の発明に係る適応等化回路では、非線形歪みを有する入力信号に対しこれに適応する高次パーシャルレスポンス等化を行う線形等化手段と、前記線形等化手段の出力信号を入力信号とし、前記入力信号の非線形歪みに影響されずに等化を行うための等化目標値を推定する仮判定回路と、前記仮判定回路から得られる等化目標値の仮判定値と前記線形等化手段の出力信号との誤差を検出する誤差検出回路と、前記仮判定回路から得られる仮判定値と前記入力信号との誤差を検出する入力歪み検出回路と、前記誤差検出回路から出力される誤差を監視する出力歪み検出回路と、前記誤差検出回路、前記入力歪み検出回路、前記出力歪み検出回路のそれぞれから検出された信号を基に等化誤差が最小になるように前記仮判定回路の等化目標値を制御する等化目標制御手段と、前記誤差検出回路により検出された誤差に基づいて前記線形等化手段のタップ係数を制御するタップ係数制御回路とを備え、非線形歪みを有する入力信号に対し等化を行うことを特徴とするものである。

- このことによって、高次パーシャルレスポンス等化において、等化前の信号と等化後の信号が有する非線形歪みを定量的に観測し、その値を基に等化誤差が最小となる等化目標値を自動的に設定することにより、非線形歪みを有する入力信号に適応したパーシャルレスポンス等化を行うことができ、非線形歪みを有する再生信号に対しても線形等化システムであるトランスバーサルフィルタにより精度よく等化を行うことが可能であり、エラーレートの上昇に寄与するものが得られる効果がある。

- また、本願の請求の範囲第2項の発明に係る適応等化回路は、請求の範囲第1項記載の適応等化回路において、前記仮判定回路は、前記線形等化手段の出力信号に対し“0”，または“1”の2値判定を行う2値判定回路と、前記2値判定回路により得られた信号から、高次パーシャルレスポンス方式の型による足し合せによる計算を行うことにより、等化目標値がいくつ存在するかを予め求める足し合わせ回路と、前記足し合わせ回路により得られた信号に基いて、予め用意され

た等化目標値から適当な等化目標値を選択する等化目標値選択回路とを備えたものであることを特徴とするものである。

- このことによって、予め等化目標値が5値となることがわかり、これにより、適応等化制御を行い、また等化目標値が更新されてゆく値に対しても同様に、等
- 5 化目標値の選択を行ってゆくことが可能となり、非線形歪みを有する入力信号に影響されることなく、等化を行うための等化目標値を推定することが可能となる効果がある。

- さらに、本願の請求の範囲第3項の発明に係る適応等化回路は、請求の範囲第1項記載の適応等化回路において、前記等化目標制御手段は、等化誤差が最小になるような等化目標値を制御するに際し、複数ある等化目標値を同時に更新する、
- 10 あるいは等化目標値を1つおきに更新するものであることを特徴とするものである。

- このことによって、入力信号に非線形歪みが含まれていてもこれに影響されることなく、等化誤差が最小になるように等化目標値を制御することが可能となる
- 15 効果がある。

図面の簡単な説明

- 第1図は、本発明の実施の形態1における非線形歪みを有する適応等化回路の構成を説明するブロック図である。
- 20 第2図は、従来の適応等化回路の構成を説明するブロック図である。
- 第3図は、本発明の実施の形態1における仮判定回路の構成を説明するブロック図である。
- 第4図は、本発明の実施の形態1における誤差検出回路の構成を説明する図である。
- 25 第5図は、本発明の実施の形態1における出力歪み検出回路の構成を説明する図である。
- 第6図は、磁気記録再生時の非線形歪みの発生原因を説明する図である。
- 第7図は、光記録再生時の非線形歪みの発生原因を説明する図である。

第8図は、本発明の実施の形態1における等化目標制御手段の動作をフローチャートとして説明する図である。

第9図は、本発明の実施の形態1における相関器およびタップ係数制御手段を説明する図である。

5

発明を実施するための最良の形態
実施の形態1.

この実施の形態1は、高記録密度での非線形歪みを有する信号に適応した高次パーシャルレスポンス等化を用いることにより、精度の高い適応等化を行い、エラーレートの向上を図ることができる、非線形信号に適した適応等化回路をデジタル回路により実現したものである。

第1図は本発明の実施の形態1による、非線形信号に適応した適応等化回路を示すものである。第1図において、11は波形等化すべきアナログ信号を入力するための入力端子、1はこの入力端子1からのアナログ信号をデジタル信号に変換するA/Dコンバーター、2はこのA/Dコンバーター1の出力信号に基づき再生クロックを発生しこれをA/Dコンバーター1に供給する位相同期手段、3はA/Dコンバーター1の出力信号を入力信号とする線形等化手段としてのトランスバーサルフィルタであり、いわゆるFIR(Finite Impulse Response)型のフィルタ構成を有するものである。このトランスバーサルフィルタ3において、120aないし120fはこの順で互いに直列に接続されそれぞれの入力信号を1単位時間Tずつ遅延を行う遅延手段であり、遅延手段120aはトランスバーサルフィルタ3の入力信号が入力されるものである。また、130aないし130fおよび130gはそれぞれ遅延手段120aないし120fの入力信号および遅延手段120fの出力信号を一方の入力信号とする乗算器、140aは乗算器130aおよび130bの出力信号を加算する加算器、140bないし140fはそれぞれ加算器140aないし140eの出力信号および乗算器130cないし130gの出力信号を加算する加算器である。

25

また、15はトランスバーサルフィルタ3の出力信号を本適応等化回路の出力

信号として出力するための出力端子、4は本適応等化回路の出力信号を入力とし、非線形歪みを有する入力信号に影響されず、等化を行うための等化目標値を推定する仮判定回路、5は仮判定回路4の出力信号と前記入力信号の誤差を求める誤差検出回路、7は仮判定回路4から得られる仮判定値とA/Dコンバーター1の出力信号との誤差を検出する入力歪み検出回路、6は前記誤差検出回路5の出力される誤差を監視する出力歪み検出回路、8は誤差検出回路5、入力歪み検出回路7、出力歪み検出回路6のそれぞれから検出された信号を基に誤差（等化誤差）が最小になるように等化目標値を制御する等化目標制御手段、9は誤差検出回路5からの誤差信号および遅延手段120aないし120fの各段の入力信号と出力信号の相関をとる相関器、10はこの相関器9の出力信号に基づいてタップ係数を制御すべく乗算器120aないし120gの他方の入力にタップ係数を出力するタップ係数制御手段である。

次に動作について説明する。この実施の形態1による適応等化回路は、A/Dコンバーター1により入力信号をデジタル信号に変換してトランスバーサルフィルタ3に入力し、このトランスバーサルフィルタ3により、PR（3，4，4，3）方式という高次パーシャルレスポンス方式により等化処理を行い、その等化出力を仮判定回路4に入力することにより、本来5値として判別されるべきポイントが存在する箇所を検出し、入力信号がいかなるレベルで入力されるかが予め判明しないことに対処する。そして、誤差検出回路5はトランスバーサルフィルタ3の出力とこれが本来有すべき値との誤差を検出する。

そして、入力歪み検出回路7は仮判定回路4が出力する等化目標値と、遅延手段120aないし120cにより遅延された、トランスバーサルフィルタ3の入力信号を入力し、等化処理を行う前のデータを用いて入力歪みを検出する。また、出力歪み検出回路6は仮判定回路4が出力する等化目標値と、誤差検出回路5が出力する誤差を入力し、等化処理を行った後のデータを用いて出力歪みを検出する。等化目標制御手段8は誤差検出回路5の出力、出力歪み検出回路6の出力および入力歪み検出回路7の出力を入力し、歪みデータを受け取るとこれに基づいて仮判定回路4の等化目標値を自動的に制御する。一方、相関器9は誤差検出回

路5の出力とトランスバーサルフィルタ3の各タップの出力、即ち、トランスバーサルフィルタ3の入力信号および各遅延手段120aないし120fの出力信号を乗算し、これらの相関を求める。そして、タップ係数制御手段10はこの相関器9の出力信号に基づいてトランスバーサルフィルタ3の乗算器130aないし130gの他方の入力に対しタップ係数を出力する。これにより、最小2乗誤差のアルゴリズムに基づいて、等化誤差が最小となるようにタップ係数を制御する。

このように、高次パルシャルレスポンスを行う際に入力信号が有する非対称性を検出して適応等化制御を行うことにより、誤差を常に最適に抑えることができ、再生波形の適応等化をより高精度に行うことが可能となるものである。

以下では、各部の動作を詳述する。

まず、高密度記録で記録再生された再生信号は、入力端子11より入力され、位相同期手段2により生成される再生クロックを用いて、アナログ信号をデジタルに変換するA/Dコンバータ1により標本化されて、トランスバーサルフィルタ3に出力される。

トランスバーサルフィルタ3はこれに含まれる乗算器130aないし130gにタップ係数の初期値として予め7個のフィルタの係数値を設定することにより等化処理を実行する。

トランスバーサルフィルタ3のタップ係数は、最初は、パルシャルレスポンス等化に適応した係数の初期値により等化が行われるが、適応回路全体に、初期値による等化が行われ、すべての回路の出力で不確定値がなくなった後、初期値に代わりタップ係数が新しく更新されてゆくことにより適応等化制御を行う。

トランスバーサルフィルタ3の出力信号から等化目標値を検出する仮判定回路4は、固定の等化目標値を選択する信号を得るために、PRの方式を用いて2値信号を計算し、得られる信号により、最初に初期値として設定されている5値の非対称の振幅レベル値から適応等化制御により更新されていく等化目標値を選択してゆく。

この仮判定回路4は、第3図に示すように、2値判定回路30、PR方式の型

により決まる足し合わせ回路 3 1, および等化目標値選択回路 3 2 から構成され、
入力端子 3 a にはトラバーサルフィルタ 3 の出力信号が入力され、等化目標値選
択回路 3 2 のレジスタ A 3 4 ないし E 3 8 には等化目標制御手段 8 からの出
力が格納される。また、出力端子 3 b からは仮判定回路 4 で仮判定した等化目標
5 値が出力される。

この 2 値判定回路 3 0 において、1 2 1 は本 2 値判定回路 3 0 の入力端子 3 a
からの入力信号を 1 単位時間遅延する遅延手段、1 4 1 はこの遅延手段 1 2 1 の
出力信号と入力端子 3 a からの入力信号を加算する加算器、3 3 1 は加算器 1 4
1 の出力信号の MS B のみを入力としこれを反転して足し合わせ回路 3 1 に出力
10 するインバータである。

また、足し合わせ回路 3 1 において、1 2 2 ないし 1 2 4 はこの順で互いに直
列に接続されそれぞれの入力信号を 1 単位時間ずつ遅延する遅延手段であり、遅
延手段 1 2 2 は 2 値判定回路 3 0 の出力信号を入力とするものである。また、1
4 2 は遅延手段 1 2 2 の入力信号と出力信号を加算する加算器、1 4 3 は遅延手
15 段 1 2 4 の入力信号と出力信号を加算する加算器、1 4 4 は加算器 1 4 2 の出力
信号および 1 4 3 の出力信号を加算しその出力信号を等化目標値選択回路 3 2 に
出力する加算器である。

さらに、等化目標値選択回路 3 2 において、3 4 ないし 3 8 はそれぞれレジス
タ A ないしレジスタ E、3 9 は足し合わせ回路 3 1 の出力信号、レジスタ A 3
20 4 ないしレジスタ E 3 8 の出力信号のいずれかを選択するセレクターである。

2 値判定回路 3 0 では、第 3 図のように、入力端子 3 a からの入力信号とこの
信号の遅延手段 (1 遅延演算子) 1 2 1 の出力信号の和 ($(1 + T)$ 演算) を加算
器 1 4 1 で求め、得られた信号の最高位 (MS B) のみを用いてその極性が正ま
たは負のどちらになるか判定を行う。このときその極性が正であれば“1”, 負で
25 あれば“0”となるように、インバータ 3 3 1 で極性の判定信号を反転させ、入
力信号の 2 値判定結果を求める。

このようにして得られた 2 値判定信号は PR 方式の型により決まる足し合わせ
回路 3 1 で、非線形歪みに適応する高次の PR (3, 4, 4, 3) 方式の型を用

いて計算される。なおこのPR (3, 4, 4, 3) は、パーシャルレスポンス処理を行うに際し、元の信号およびこれを1単位時間、2単位時間、3単位時間遅延したものに対しそれぞれ“3”，“4”，“4”，“3”の重み付けを行うことを表すものである。

- 5 従来のPR (1, 1) の等化器では、出力信号のアイパターンの開きにおいて、等化目標値が“-1.5”，“-1”，“0”，“+1”，“+1.5”となっているため、アイパターンの最大振幅とレベルに関して隣合う振幅とのレベル差が、その他の隣合う振幅間のレベル差に比べて狭くなっているため、本実施の形態1のように、仮判定回路4を用いて適応等化回路での高次のパーシャルレスポンス等化
- 10 を行うほうが、隣合う振幅間のレベルが均一であるため、従来の等化器に比べてノイズによる影響を受けにくい。

- 即ち、足し合わせ回路31の入力信号とこの信号の遅延手段(1遅延演算子)122の出力信号の和((1+T)演算)を加算器142で求め、さらに、遅延手段(1遅延演算子)122の出力信号を遅延手段(1遅延演算子)123により
- 15 遅延させた信号2Tとこれをさらに遅延手段(1遅延演算子)124により遅延させた信号3Tの和((2T+3T)演算)を加算器143で求め、これらの加算器142, 143の出力信号の和((1+T)+(2T+3T)演算)を加算器144で求める。

- そして、このように得られた信号から、等化目標値選択回路32で3次パーシャルレスポンス方式の型による足し合わせの計算を行うことで、予め等化目標値
- 20 が5値となることがわかり、得られた信号からセレクター39により、予め初期値としてレジスタA 34ないしレジスタE 38に格納されている5値の等化目標値から等化目標値の選択を行い、これにより、適応等化制御を行い、また等化目標値が更新されてゆく値に対しても同様に、等化目標値の選択を行ってゆく。

- 25 第1図の誤差検出回路5は、第4図に示すように、入力端子41から入力されるトランスバーサルフィルタ3の出力信号と信号を遅延する遅延手段40、および入力端子42から入力される仮判定回路4の出力信号から遅延手段40の出力信号を減算する減算器17とから構成されている。

この誤差検出回路 5 は仮判定回路 4 の出力信号とトランスバーサルフィルタ 3 の出力信号との誤差を検出するために、減算器 17 で減算をすることにより、等化目標値との誤差（等化誤差）を得る。このときに、トランスバーサルフィルタ 3 の出力信号と仮判定回路 4 の出力信号との間にタイミングのずれが生じるため、
5 このずれに相当する分だけトランスバーサルフィルタ 3 の出力信号を遅延させる。

入力歪み検出回路 7 は、第 4 図の誤差検出回路 5 と同様の構成であり、仮判定回路 4 の出力信号と A/D コンバータ 1 の出力信号との誤差を検出するために、減算器 17 で減算をすることによりこの誤差を得る。即ち、その入力端子 41 に相当する入力端子には、遅延手段 120 a ないし 120 c を介して A/D コンバータ 1 の出力信号が、また、入力端子 42 に相当する入力端子には、仮判定回路 4 の出力が、それぞれ入力される。
10

出力歪み検出回路 6 は、第 5 図に示すように、入力端子 5 a を介して入力される等化誤差信号を積分する積分器 50、5 値ある等化目標値から各レベルに対して目標値を選択する信号が入力端子 5 b を介して入力されるマルチプレクサ 51、
15 マルチプレクサ 51 の出力をカウントするカウンタ 52、カウンタ 52 の出力をレベル判定するレベル判定器 53、積分器 50 の出力が入力されるレジスタ A 54 ないしレジスタ E 58 で構成される。

等化目標値選択回路 32 において、5 値ある等化目標値から各レベルに対して目標値を選択する信号が、出力歪み検出回路 6 の入力端子 5 b を通り、マルチプレクサ 51 に入力される。
20

この信号により、5 値あるどのレベルについて積分するかが決まり、カウンタ 52 が予め与えられているカウント数になるまで、決められたレベルでの誤差の合計を求めるかが決まる。それと同時に積分器 50 が“0”にリセットされ、誤差検出回路 5 からの出力信号である等化誤差が入力端子 5 a を通り、積分器 50
25 に入力され、カウンタ 52 による時間内で、等化誤差が加算される。そして、カウンタ 52 が予め与えられている値に達すると、レベル判定器 53 において、5 値あるレベルから次のレベルの選択を行い、レジスタ A 54 ないしレジスタ E 58 に合計の誤差が格納され、前に述べたのと同じ動作を繰り返して行く。

カウンタ52は、5値のレベルのうち、どのレベルを加算するか決めたレベルが何回あるかをカウントし、また、レベル判定器53で、カウントする間にどのレベルのみをカウントするかを制御する機能も備えている。

上述のことを例をあげて説明すると、等化目標値選択回路32の等化目標値を
5 選択する信号により、レベルAが選択されると、レベルAの等化誤差を積分してゆき、カウンタ52で設定されている回数になると、加算が終わり、積分器50がリセットされ、レジスタ54に合計の誤差量が格納される。そして、つぎのレベルであるレベルBが選択されると、カウンタ52が0からカウントをはじめ、レベルBの誤差量を積分するという具合に、次々とあるレベルに対して合計の誤
10 差量を積分していき、レベルAないしEまで終わるとまた、レベルAないしEまで加算してレジスタに格納するというようにして、レジスタのそれぞれのレベルに対して、レジスタA 54ないしレジスタE 58に、積分器50で加算された合計の誤差が更新されてゆく。

このように、出力歪み検出回路6においては、カウンタで積分の制御を行って
15 いるため、積分されている回数が統一され、このため、合計の等化誤差量を見る時に、5値のレベルにおいて、どのレベルが誤差量が多いかを正確に求めることができる。また、選ばれたレベルにより入力されるレベルの値が多いため、早くカウント数が増えるので、早く計算が終わるため効率がよい。入力歪み検出回路7からの出力信号と、出力歪み検出回路6からの出力信号と、第5図の出力歪み
20 検出回路6のレジスタA 54ないしレジスタE 58に格納された信号を入力とする等化目標制御手段8では、出力歪み検出回路6のレジスタA 54ないしレジスタE 58に格納された信号に基づき、補正を行う。

そのときに、参考となるのが、入力歪み検出回路7からの出力信号と、出力歪み検出回路6からの出力信号であり、この2つの信号との判定を行うことによっ
25 て、等化目標値を補正することにより、等化目標値の制御を行うことによって、第3図の仮判定回路4でのレジスタA 34ないしレジスタE 38のそれぞれに対して、誤差が最小となる新たな等化目標値に更新した値を与えてやる。

第8図はこの等化目標値を補正する等化目標制御手段の動作を示すフローチャ

- ートであり、ステップS 8 1において、入力歪み検出回路7で検出した入力歪みの値を読み込む。次に、ステップS 8 2において、この入力歪みに対しレベルaないしレベルeの順で短い周期で平均化を行うことにより、等化目標値のレベルを予測する。このレベルaないしレベルeは“3”，“4”，“4”，“3”となるような間隔で設定される、5値の等化目標値となる値であり、レベルの上位から順にレベルaないしレベルeを割り当てている。そして、ステップS 8 3においてこのレベルaないしレベルeの初期値レベルを求め、これらを第3図の等化目標値選択回路32のレジスタAないしレジスタEに格納しその初期値とする。次に、ステップS 8 4により出力歪み検出回路の出力信号を読み込み、ステップS 8 5において、初期値レベルを基準値レベルとし、レベルaないしレベルeにおいてそれぞれのレベルの微調整を行う。そして、ステップS 8 6において、誤差検出回路の出力信号を読み込み、ステップS 8 7において、レベルaないしレベルeにおいて誤差検出回路のそれぞれの出力信号が最小となるレベルが求まるまで、ステップS 8 5ないしステップS 8 7の処理を繰り返す。これらの処理により、
- 15 仮判定回路により求めた仮判定値を補正する等化目標値を求めることができる。

そして、タップ係数の更新では、従来と同様に相関器と積分器と遅延手段を用いて構成される、タップ係数が“7”のタップ係数制御手段10により、等化目標値との誤差とトランスバーサルフィルタ3の基準出力信号との相関を相関器9を用いて、タップ係数を計算し、タップ係数の更新を行う。

- 20 即ち第9図に示すように、相関器9において、乗算器91aないし91gは誤差信号と遅延手段90aないし90gを介して順次遅延しているタップからの入力信号と誤差信号を入力しこれらを乗算することによりその相関を求め、タップ係数制御手段10において、バッファ100aないし100gは相関値をそのゲインにより定数倍し、加算器101aないし101gは自己の出力を入力に帰還
- 25 することにより入力を積分し、平均化回路102aないし102gは加算器101aないし101gの出力をサンプル数で除算することによりその平均化を行う。

この平均化はバッファ100aないし100gのゲインを大きくすることにより荒く平均化され、ゲインを小さくすることにより滑らかに平均化されて、トラ

ンスパーサルフィルタの各乗算器に入力される。

そして、トランスパーサルフィルタ 3 の乗算器 130 で、タップ係数と A/D コンバーター 1 の出力信号との乗算を行うことにより、等化誤差が最小となるように適応等化を行う。適応等化回路の系全体でのフィードバック制御において、

- 5 タップ係数を制御する係数制御手段 10 で、タップ係数の更新が随時行われてゆき、等化誤差が最小になると各タップ係数が一定の値をとるようになり、トランスパーサルフィルタ 3 の等化出力信号は、最後に 5 値の振幅レベルに分かれる。

- 即ち、本実施の形態 1 による適応等化回路は、非線形歪みを有する再生信号を等化する等化目標値が 5 値である正、または負の非対称の振幅レベル値に高次パーシャルレスポンス等化を行うことを特徴としており、本適応等化回路の後段に最尤復号器を接続することにより、よりエラーレートを向上させて、記録データを再生することができる。また、本適応等化回路は、タップ係数が 7 個で構成されており、等化出力に対して高次パーシャルレスポンス等化となるようにタップ係数を適応制御している。

- 15 なお、以上の説明では、種々の手段を限定的に説明したが、当業者の設計可能な範囲において、適宜多くの変更をこれに施すことも可能である。

- このように、本実施の形態 1 による適応等化回路によれば、非線形歪みを有する入力信号に対しトランスパーサルフィルタにより高次パーシャルレスポンス等化を行い、仮判定回路によりこの等化目標値を推定し、誤差検出回路によりこの
- 20 仮判定回路による等化目標値の仮判定値とトランスパーサルフィルタの出力信号との誤差を検出し、入力歪み検出回路によりトランスパーサルフィルタ内で入力信号を遅延した信号と仮判定値との誤差を検出することにより入力歪みを検出し、出力歪み検出回路により誤差検出回路によって検出された誤差と仮判定値との誤差を監視することにより出力歪みを検出し、等化目標検出手段により誤差検出回
- 25 路、出力歪み検出回路、入力歪み検出回路の出力に基づいて等化誤差が最小になるように等化目標値を制御し、相関器によりトランスパーサルフィルタのタップ出力と誤差検出回路で検出された誤差を乗算してこれらの相関をとり、タップ係数制御回路により、相関器により検出された相関に基づいてトランスパーサル

フィルタのタップ係数を制御するようにしたので、DVD等の高記録密度で記録された媒体から再生された、非線形歪みを有する入力信号に対し、等化誤差が最小となるように高次パーシャルレスポンス等化を行うことができ、入力信号が非対称であっても誤差が最小となるように等化を行うことが可能となる。

5

産業上の利用可能性

以上のように、請求の範囲第1項の発明に係る適応等化回路は、光ディスク、特にDVD等の高密度で記録がなされた記録媒体から非線形歪みを有する信号を再生する際に、再生信号を精度よく等化するのに適している。

10 また、請求の範囲第2項の発明に係る適応等化回路は、非線形歪みを有する信号に影響されることなく、等化を行うための等化目標値を推定するのに適している。

さらに、請求の範囲第3項の発明に係る適応等化回路は、非線形歪みを有する信号に影響されることなく、等化を行うための等化目標値を推定するのに適して

15 いる。

20

25

請 求 の 範 囲

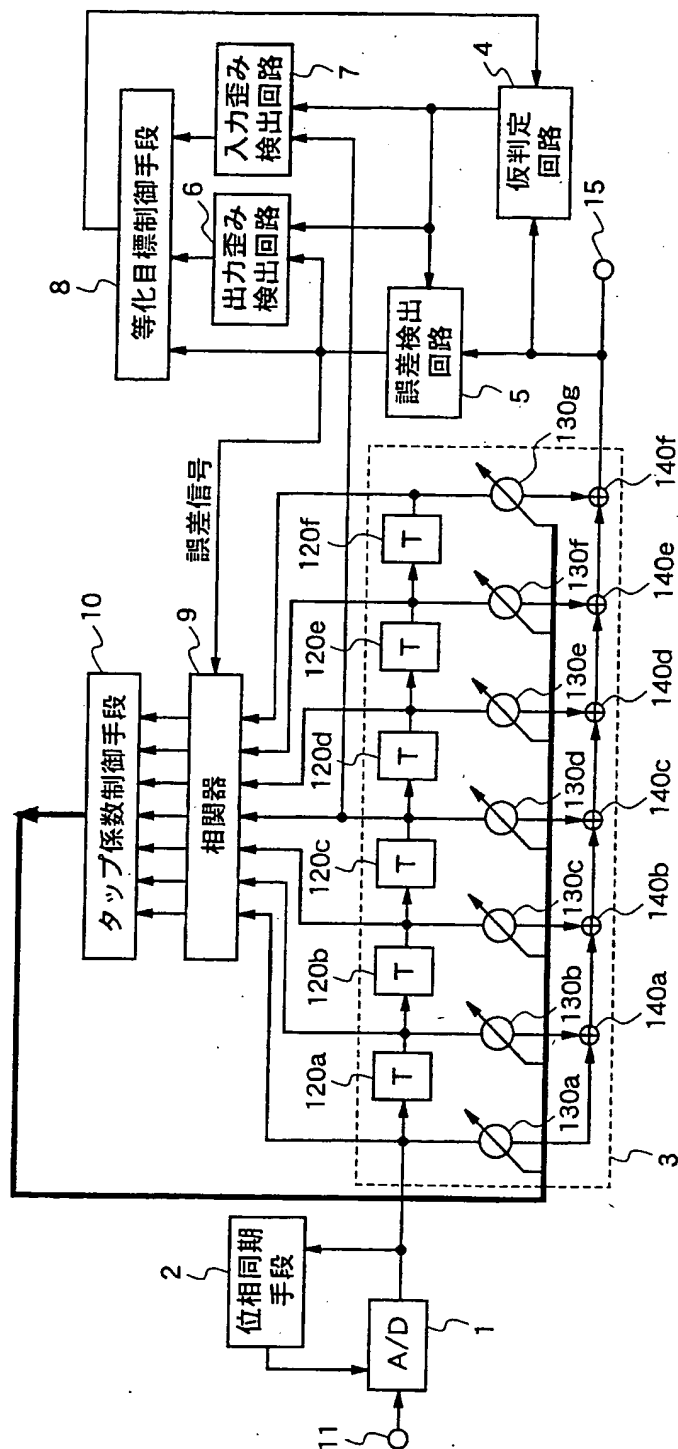
1. 非線形歪みを有する入力信号に対しこれに適応する高次パーシャルレスポンス等化を行う線形等化手段と、
- 5 前記線形等化手段の出力信号を入力信号とし、前記入力信号の非線形歪みに影響されずに等化を行うための等化目標値を推定する仮判定回路と、
前記仮判定回路から得られる等化目標値の仮判定値と前記線形等化手段の出力信号との誤差を検出する誤差検出回路と、
前記仮判定回路から得られる仮判定値と前記入力信号との誤差を検出する入力歪み検出回路と、
- 10 前記誤差検出回路から出力される誤差を監視する出力歪み検出回路と、
前記誤差検出回路、前記入力歪み検出回路、前記出力歪み検出回路のそれぞれから検出された信号を基に等化誤差が最小になるように前記仮判定回路の等化目標値を制御する等化目標制御手段と、
- 15 前記誤差検出回路により検出された誤差に基づいて前記線形等化手段のタップ係数を制御するタップ係数制御回路とを備え、
非線形歪みを有する入力信号に対し等化を行うことを特徴とする適応等化回路。
2. 請求の範囲第1項記載の適応等化回路において、
前記仮判定回路は、
- 20 前記線形等化手段の出力信号に対し“0”，または“1”の2値判定を行う2値判定回路と、
前記2値判定回路により得られた信号から、高次パーシャルレスポンス方式の型による足し合せによる計算を行うことにより、等化目標値がいくつ存在するかを予め求める足し合わせ回路と、
- 25 前記足し合わせ回路により得られた信号に基いて、予め用意された等化目標値から適当な等化目標値を選択する等化目標値選択回路とを備えたものであることを特徴とする適応等化回路。
3. 請求の範囲第1項記載の適応等化回路において、

前記等化目標制御手段は、等化誤差が最小になるような等化目標値を制御するに際し、複数ある等化目標値を同時に更新する、あるいは等化目標値を1つおきに更新するものであることを特徴とする適応等化回路。

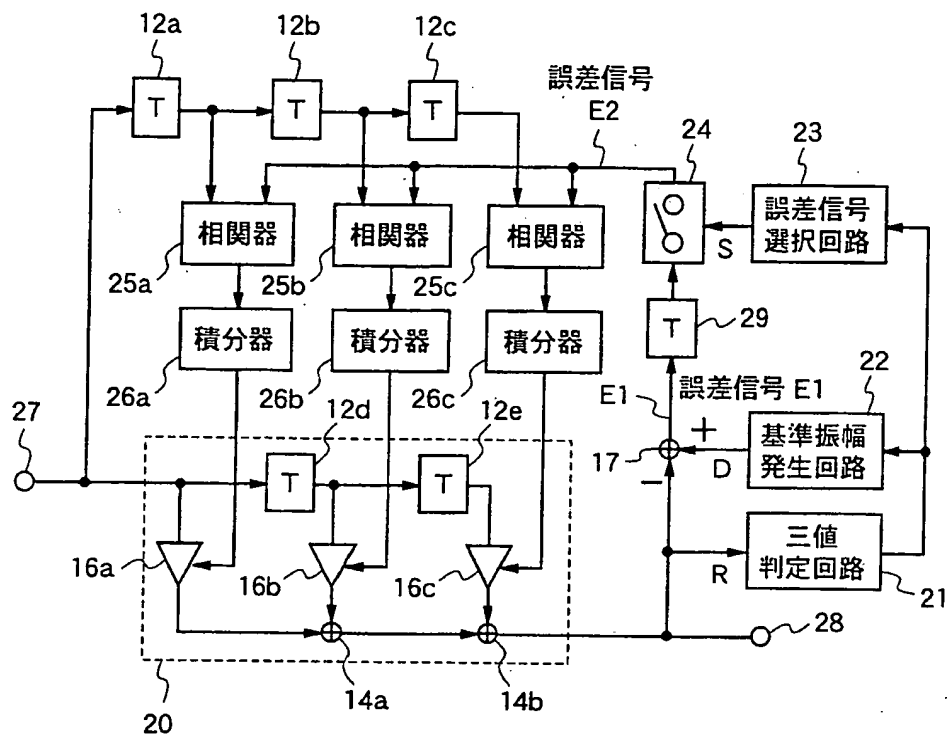
5

10

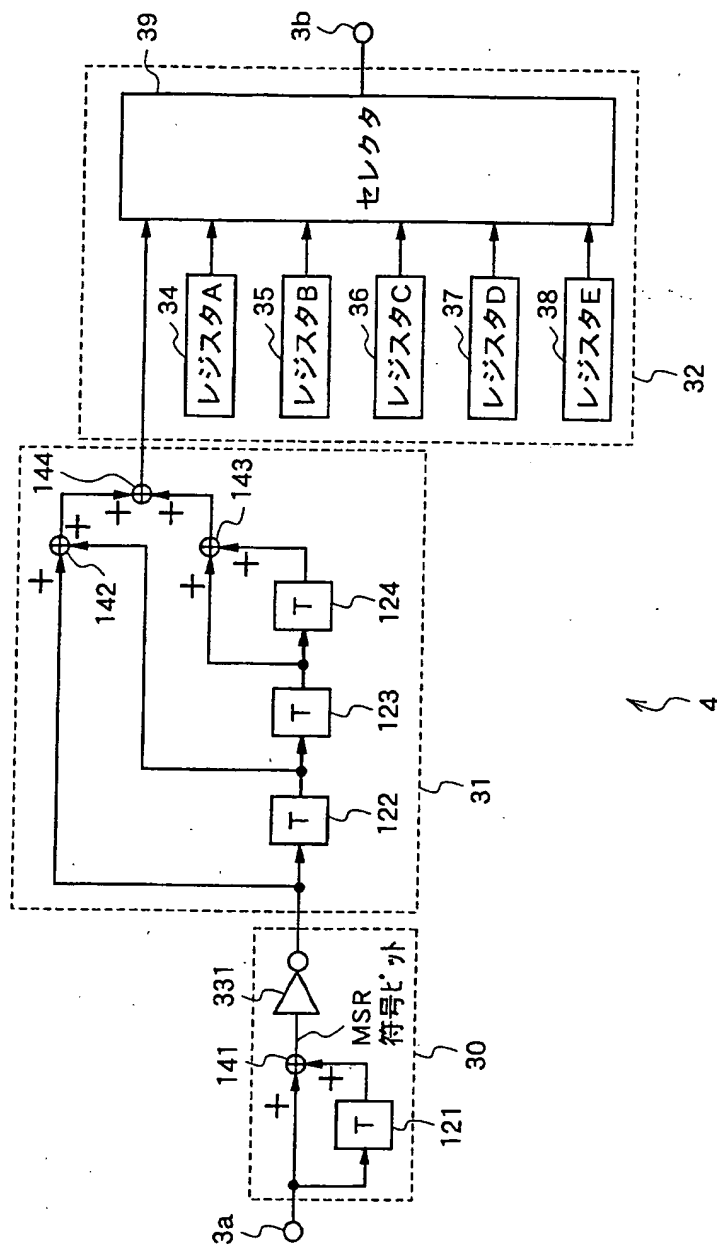
第1図



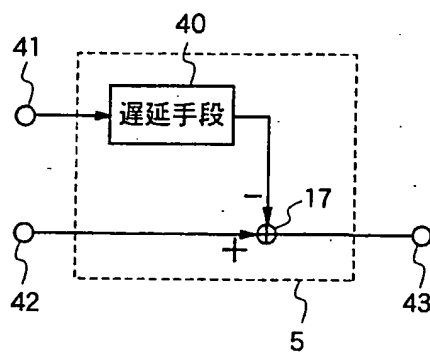
第2図



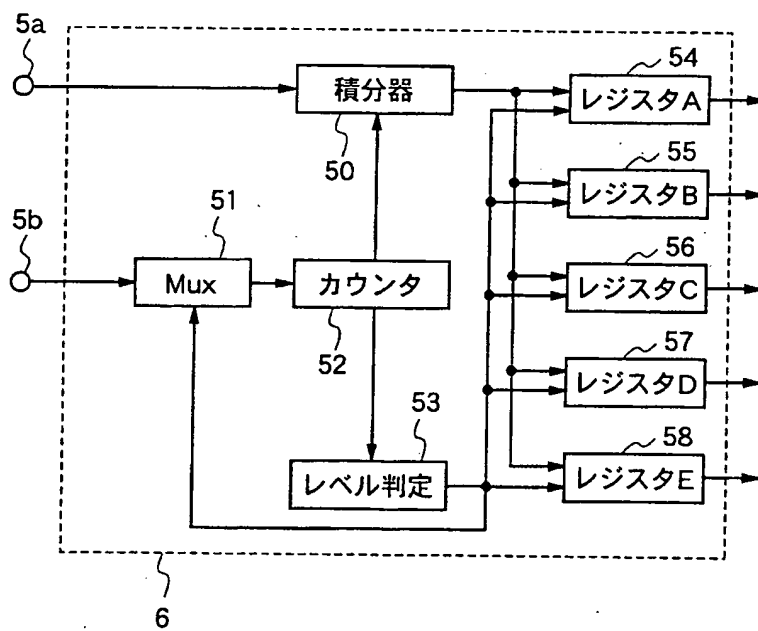
第3図



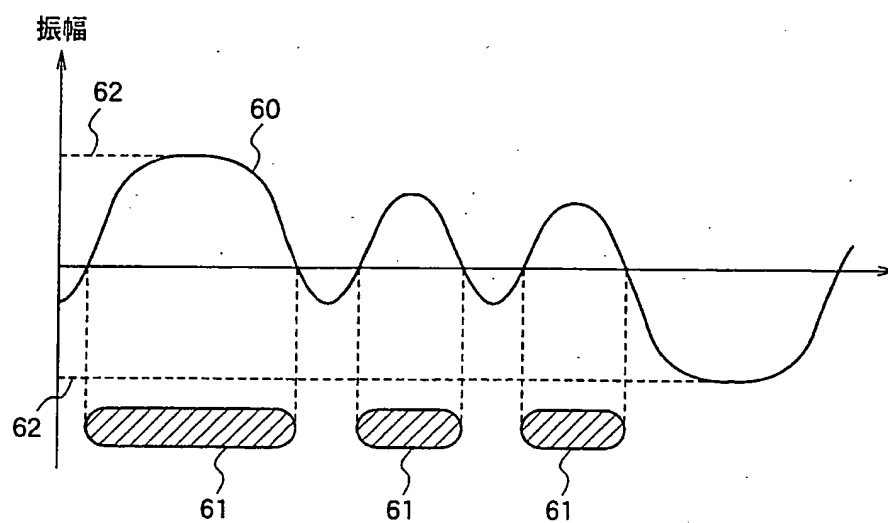
第4図



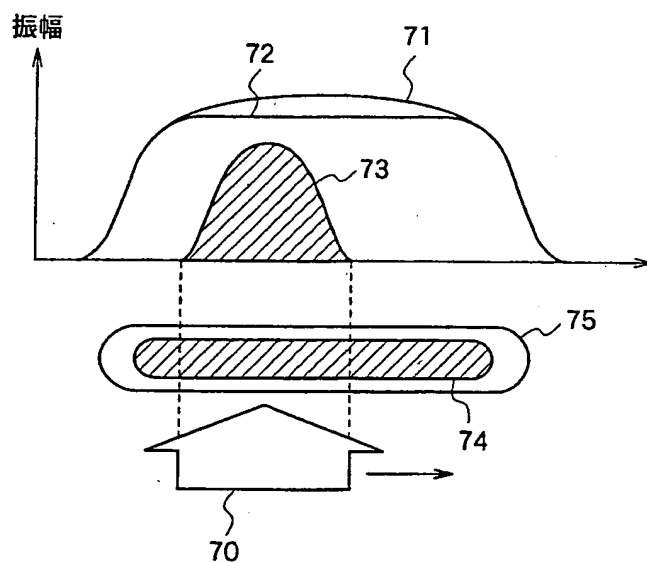
第5図



第6図

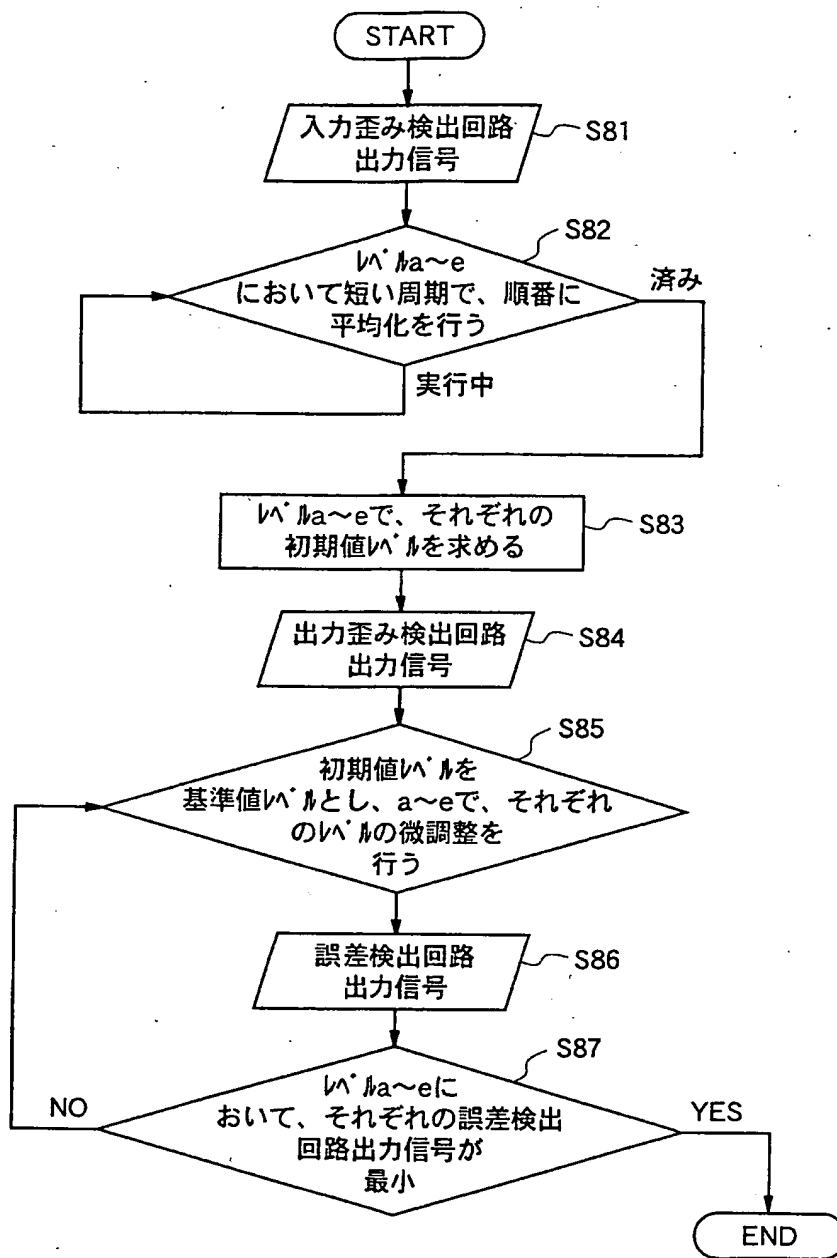


第7図

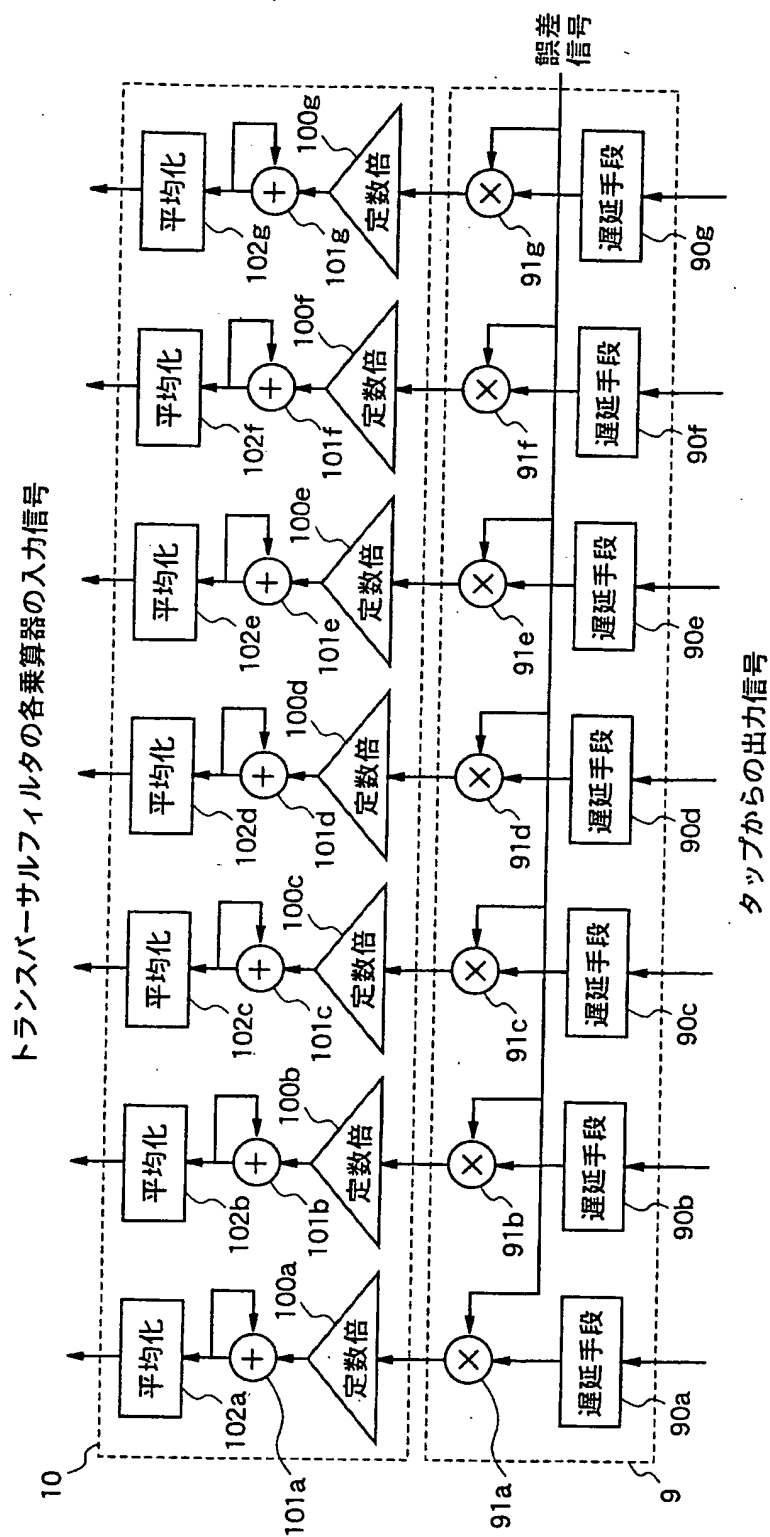


6/7

第8図



第9図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/00544

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G11B20/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G11B20/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 6-20208, A (NEC Corporation), 28 January, 1994 (28.01.94), Full text; Figs. 1 to 23 & US, 5345452, A	1-3
A	JP, 10-320918, A (Hitachi, Ltd.), 04 December, 1998 (04.12.98), Full text; Figs. 1 to 9 (Family: none)	1-3

☐ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
13 April, 2000 (13.04.00)Date of mailing of the international search report
25 April, 2000 (25.04.00)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告

国際出願番号 PCT/J P00/00544

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ G11B20/10

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ G11B20/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2000年
日本国登録実用新案公報 1994-2000年
日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 6-20208, A (日本電気株式会社) 28. 1月. 1994 (28. 01. 94) 全文, 第1-23図 & U S, 5345452, A	1-3
A	J P, 10-320918, A (株式会社日立製作所) 4. 12月. 1998 (04. 12. 98) 全文, 第1-9図 (ファミリーなし)	1-3

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

13. 04. 00

国際調査報告の発送日

25.04.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小松 正



5Q

7736

電話番号 03-3581-1101 内線 6922